

תוכן העניינים:

2	אלקטרוניקה ספרתית
2	בחינות משנים קודמות
2	מבחן אביב 2020 מועד א :
7	מבחן קיץ 2019 מועד ב :
11	מבחן קיץ 2019 מועד א :
17	מבחן אביב 2019 מועד ב :
22	מבחן אביב 2019 מועד א :
26	מבחן קיץ 2018 מועד ב :
31	מבחן קיץ 2018 מועד א :
34	מבחן אביב 2018 מועד ב :
39	מבחן אביב 2018 מועד א :

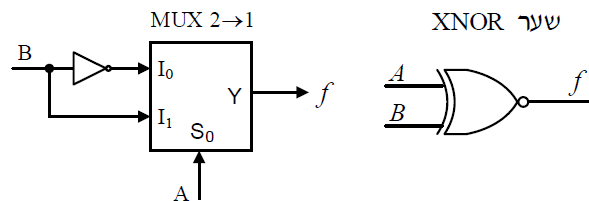
אלקטרוניקה ספרתית

בחינות משנים קודמות

מבחן אביב 2020 מועד א:

- 1) עבור כל אחד מההיגדים א'-ד' קבע אם הוא נכון או לא נכון.
נמק את קביעותיך בחישוב או בהסבר מילולי קצר.
כאשר ההיגד אינו נכון תקן אותו בהתאם.

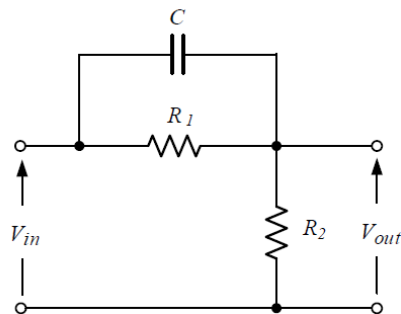
א. באיור א לשאלה 1 ממומש שער XNOR (NOT XOR), בעזרת מעגל מרבב $2 \rightarrow 1$.



איור א' לשאלה 1

ב. רכיב זיכרון בעל 11 רגלי כתובות (A0-A10) יהיה בגודל 4 Kbyte.

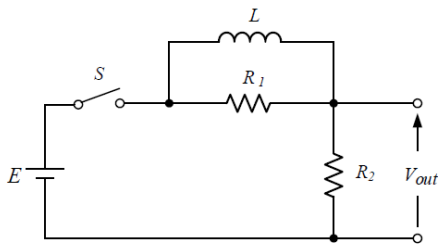
ג. באיור ב לשאלה 1 מתואר מעגל שבמבואו סופק אות מדרגה בגובה V.
לאחר זמן רב מאוד מתח המוצא שווה למתח הכניסה כלומר $V_{out} = V_{in}$.



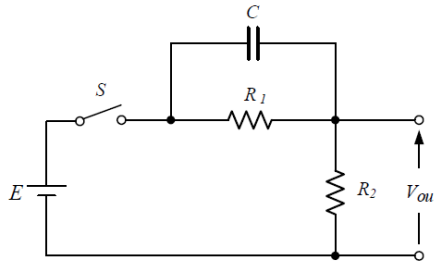
איור ב' לשאלה 1

ד. ניתן לממש מעגל המחבר בין 4 סיביות ל-4 סיביות בעזרת מסכם למחצה ו-3 מסכמים מלאים.

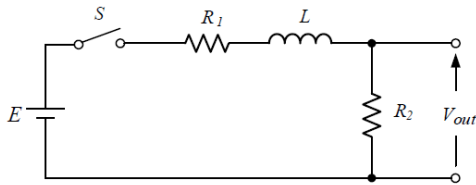
(2) נתונים 4 מעגלים באיור לשאלה 2 (מעגל א', מעגל ב', מעגל ג' ומעגל ד').
 לגבי כל מעגל מלא את הטבלה הבאה. רשום ביטויים מתאימים.
 בעמודה הראשונה ($V_0 +$) יש לרשום ביטוי למתח המוצא בזמן סגירת המפסק S.
 בעמודה השנייה (V_∞) יש לרשום ביטוי למתח המוצא לאחר זמן רב.
 בעמודה השלישית (τ) יש לרשום ביטוי לקבוע הזמן.
 בעמודה הרביעית יש לציין האם המעגל משמש מסנן מעביר נמוכים או מסנן מעביר גבוהים.



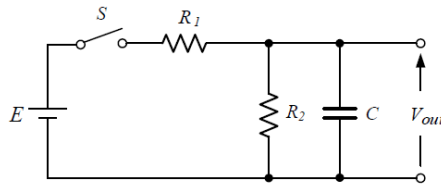
מעגל ב'



מעגל א'



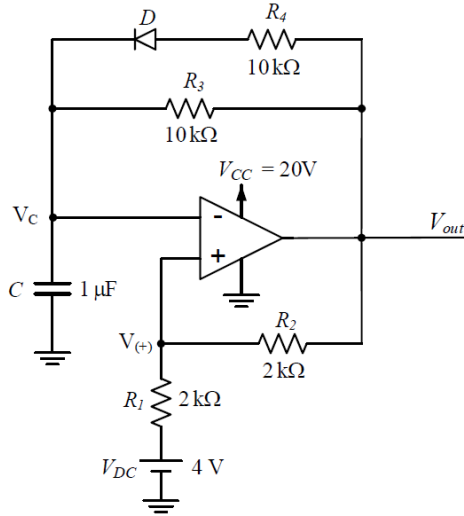
מעגל ד'



מעגל ג'

מעגל	מתח מוצא התחלתי בזמן סגירת המפסק $V_0 +$	מתח מוצא סופי לאחר זמן רב V_∞	קבוע הזמן τ	סוג המסנן: מעביר נמוכים/גבוהים
א'				
ב'				
ג'				
ד'				

3 במעגל שבאיור לשאלה 3 הדיודה D אידיאלית ומגבר השרת אידיאלי.



- א. שרטט אופייין מעבר $V_{out} = f(V_C)$.
- ב. שרטט במצב במתמיד שני מחזורים של מתח הקבל ומתחתיו מתח המוצא V_{out} .
- ג. חשב את תדר אות המוצא V_{out} וגורם המחזור (Duty Cycle).

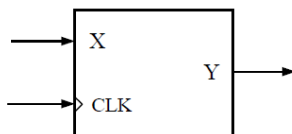
4 ענה על הסעיפים הבאים :

- א. לרשותך מפענחים $2 \rightarrow 4$.
- שרטט מימוש מפענח $4 \rightarrow 16$ בעזרת מפענחים של $2 \rightarrow 4$.
- ב. נתונה הפונקציה הבאה : $f(A, B, C) = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$
- פשט את הפונקציה, שרטט טבלת אמת וממש אותה בעזרת מפענח $3 \rightarrow 8$.
- בעל מוצאים פעילים בנמוך ושער לוגי מתאים בעל מספר כניסות שתבחר.

5 נדרש לתכנן מערכת לזיהוי סדרה.

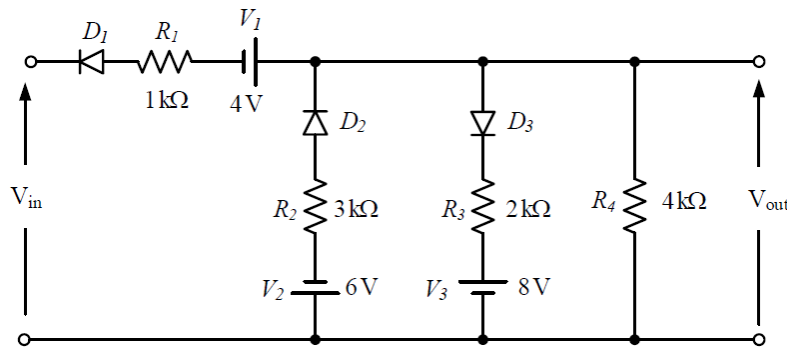
- המוצא יעלה ל-"1" כאשר תזוהה הסדרה 101 או 100.
- המערכת גם תזוהה סדרה בתוך סדרה.
- למערכת הסינכרונית כניסת CLK, ובכל עליה של השעון המערכת דוגמת את הכניסה X מוצא המערכת הוא Y. לדוגמא :

X	0	1	0	1	0	1	0	0	1	0	0	1
Y	0	0	0	1	0	1	0	1	0	0	1	0



- א. שרטט את דיאגרמת המצבים של המערכת (דיאגרמת בועות) לפי MOORE.
 ב. רשום את טבלת המצבים והמעברים של המערכת בעזרת דלגלים מסוג D-FF.
 ג. רשום את הפונקציות עבור כל המבואות D של הדלגלים שבמערכת.

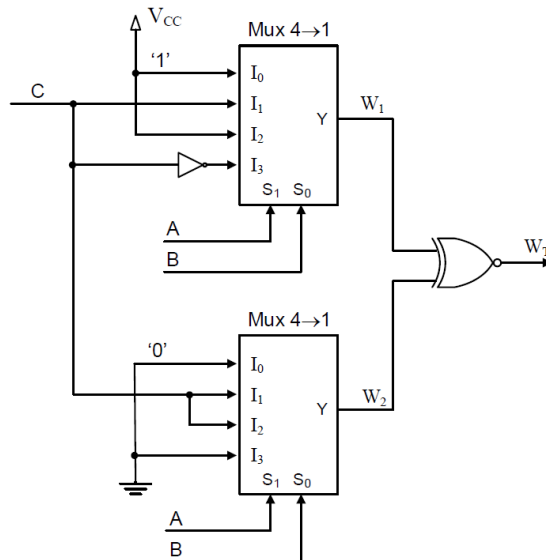
6 באיור לשאלה 6 מתואר מעגל קטימה, הדיודות במעגל אידאליות.



- א. שרטט אופייין מעבר $V_{out} = f(V_{in})$. עבור כל ערך אפשרי של V_{in} .
 ב. שרטט את מתח המוצא עבור גל משולש בתדר 1Hz, גורם מחזור (Duty Cycle) של 50% ובעוצמה 40V PTP (40 וולט שיא לשיא).

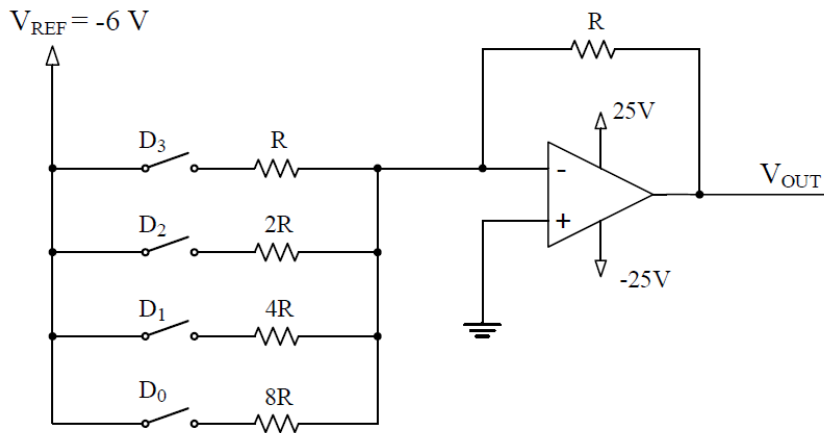
7 באיור לשאלה 7 נתון מעגל לוגי.

- א. כניסות המעגל הן ABC (A-MSB), יציאות המעגל הן W_T, W_1, W_2 .
 ב. השער הלוגי במעגל הוא מסוג XNOR (NOT XOR).



- א. רשום טבלת אמת מלאה למערכת.
 ב. ממש בעזרת שערי NAND בלבד את הפונקציה W_1 .
 ג. פשט את הפונקציה W_T וממש אותה במינימום שערים לוגיים.

8) באיור לשאלה 8 נתון מעגל חשמלי הממיר אות ספרתי לאות אנאלוגי. מגבר השרת אידאלי.



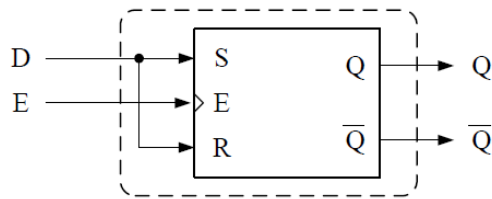
- א. הסבר מהי סיבית ה-MSB וסיבית ה-LSB. כמה דרגות של מתח אנאלוגי נוכל לקבל במוצא.
- ב. חשב את כושר ההבחנה של הממיר - התייחס למתח V_{out} .
- ג. מה יהיה מתח המוצא עבור הכניסה 1101 במצב המפסקים.
- ד. עבור איזה כניסה ספרתית נקבל מתח מוצא השווה ל-3V.
- ה. הסבר כיצד ניתן לשפר את הרזולוציה של הממיר? פרט הסבר ונמק.

מבחן קיץ 2019 מועד ב:

1) עבור כל אחד מההיגדים אי-ד' קבע אם הוא נכון או לא נכון.
נמק את קביעותך בחישוב או בהסבר מילולי קצר.
כאשר ההיגד אינו נכון, תקן אותו בהתאם.

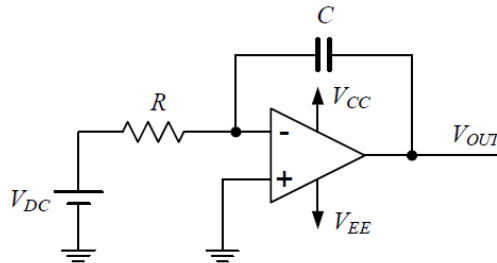
א. בשיטת המשלים ל-1 ישנם 2 ערכים, המייצגים את המספר 0 (אפס).

ב. במעגל, באיור א' לשאלה 1, ממומש דלגלג D-FF בעזרת דלגלג SR-FF.



איור א' לשאלה 1

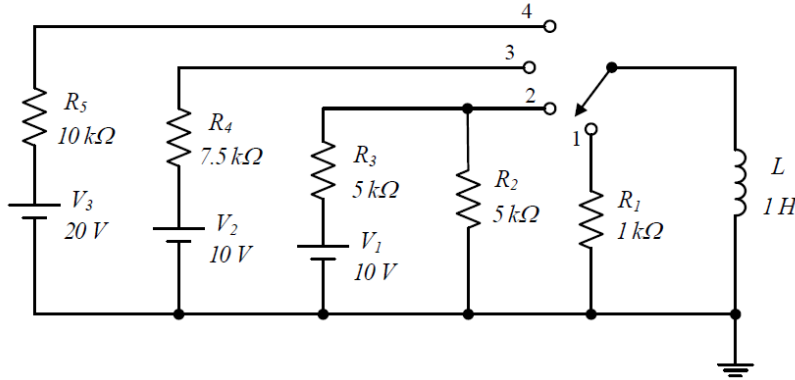
ג. באיור ב לשאלה 1 מתואר מעגל. לאחר זמן רב מאוד מתח המוצא יהיה V_{CC} .



איור ב' לשאלה 1

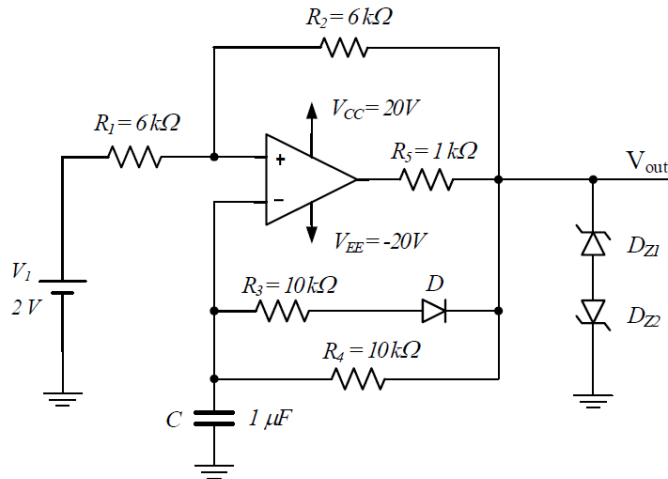
ד. בממיר $V \rightarrow F$ שינוי תדר האות בכניסה גורם לשינוי מתח המוצא.

- 2) במעגל, באיור 2 לשאלה נתון שבזמן $t = 0$ הסליל היה פרוק. העבירו את המפסק למצב 4 למשך של $200 \mu\text{sec}$. לאחר משך זמן זה העבירו את המפסק למצב 3. ברגע שזרם הסליל הגיע ל- 1.5mA העבירו את המפסק למצב 2 למשך זמן של $100 \mu\text{sec}$. לאחר מכן העבירו את המפסק למצב 1 עד להתפרקות מלאה של הסליל.



- א. חשב את מתח הסליל ואת זרם הסליל בזמן העברת המפסק למצב 3.
 ב. חשב את משך הזמן שהמפסק היה במצב 3.
 ג. חשב את מתח הסליל וסרטט אותו מזמן $t = 0$ ועד להתייצבות מלאה של מתח הסליל. ציין בסרטוטך את כל הערכים בנקודות המעבר.

- 3) במעגל שבאיור לשאלה 3 הדיודה D היא אידיאלית והדיודות D_{Z1} , D_{Z2} הן בעלות מתח אחורי של 5.4V ומתח פריצה קדמי של 0.6V . מגבר השרת אידיאלי.



- א. סרטט את אופיין המעבר $V_{OUT} = f(V_C)$.
 ב. סרטט במצב המתמיד שני מחזורים של מתח הקבל, ותחתיו סרטט את מתח המוצא V_{OUT} ואת גורם המחזור (Duty Cycle).
 ג. הסבר את תפקידו של הנגד R_5 .

4) לרשותך מפענחים 2 → 4.

א. סרטט את מימוש מפענח 4 → 16 בעזרת מפענחים של 4 → 2.

ב. נתונה הפונקציה הבאה: $f(A, B, C) = \overline{ABC} + \overline{\overline{A}C} + \overline{\overline{A}B} + \overline{BC}$

פשט את הפונקציה, סרטט טבלת אמת, וממש אותה בעזרת מפענח 3 → 8 בעל מוצאים פעילים בגבוה ושער לוגי מתאים.

5) נדרש לתכנן מערכת עקיבה המתוארת באיור לשאלה 5.

למערכת כניסת סיביות X. בכל עליית שעון של השעון CLK, המוצא Y עולה ל-"1" רק כאשר המערכת תזוהה רצף של ארבעה אפסים "0000". המערכת תזוהה גם סידרה בתוך סידרה, לדוגמא:

X	1	1	0	0	0	0	0	1	0	0	0	0	0	1
Y	0	0	0	0	0	1	1	0	0	0	0	1	1	0

א. סרטט את דיאגרמת המצבים של המערכת (דיאגרמת בועות) לפי MOORE.

ב. רשום את טבלת המצבים והמעברים של המערכת בעזרת דלגלים מסוג D-FF.

ג. רשום את הפונקציות עבור כל המבואות D של הדלגלים שבמערכת.

6) נתון מעגל המיתוג באיור לשאלה 6. הדיודה אידיאלית.

הטרנזיסטור הוא בעל הנתונים הבאים: $V_{CE,sat} = 0.2V$, $\beta = 80$, $V_{BE,sat} = 0.7V$. הסליל במעגל ממתג ממסר (שלא נראה באיור), זרם התפיסה שלו הוא 80mA וזרם השחרור הוא 30mA.

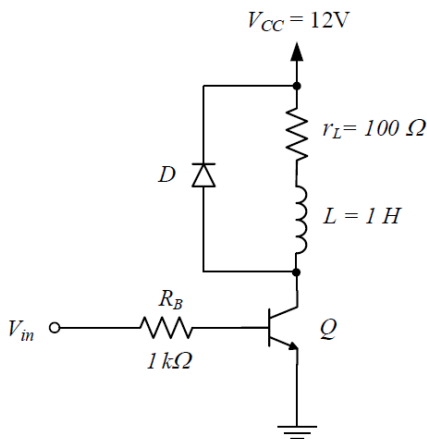
א. חשב את המתח V_{in} המזערי כדי להכניס את הטרנזיסטור לרוויה.

ב. מהו משך הזמן המינימלי של פולס בכניסה V_{in} בעוצמה של 5V שיש לספק כדי להבטיח את תפיסת הממסר?

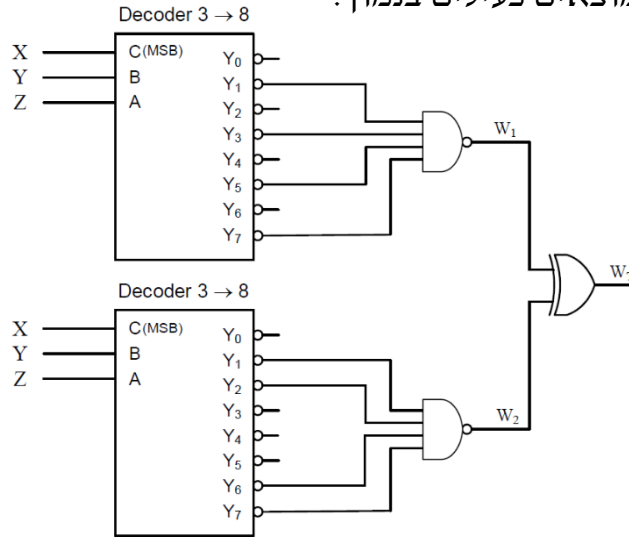
ג. מהו משך הזמן המינימלי לשחרור הממסר מרוויה עמוקה של הטרנזיסטור במשך זמן רב (V_{in} במתח של 5V לזמן ארוך מאוד)?

הסבר כיצד משחררים את הממסר וחשב את הזמן המינימלי לכך.

ד. הסבר את תפקיד הדיודה D במעגל.

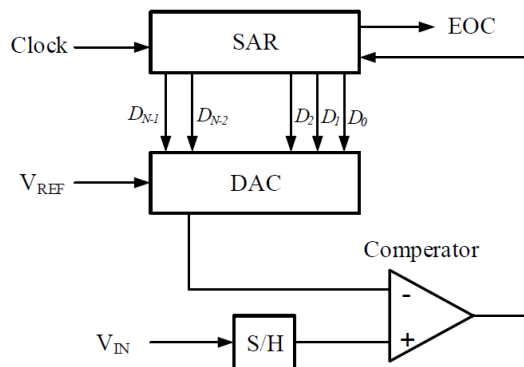


- 7) באיור לשאלה 7 נתון מעגל לוגי. כניסות המעגל הן $(X-MSB) XYZ$, יציאות המעגל הן: W_T, W_2, W_1 . למפענחים מוצאים פעילים בנמוך.



- א. רשום טבלת אמת מלאה למערכת.
 ב. ממש בעזרת שערי NAND בלבד את הפונקציה W_2 .
 ג. פשט את הפונקציה W_T וממש אותה במינימום של שערים לוגיים.

- 8) באיור לשאלה 8 נתון מבנה עקרוני של ממיר $A \rightarrow D$ מסוג קירוב רציף Successive Approximation. נתון כי מתח הייחוס של הממיר הוא $V_{REF} = 2.55V$, תדר אות השעון הוא $f_{CLK} = 8MHz$ ומספר סיביות המוצא של ה-SAR הוא 8 (D_7 עד D_0).



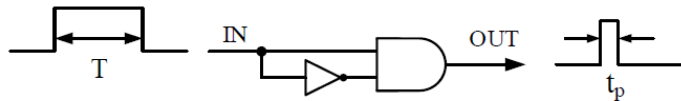
- א. הסבר את עקרון פעולת המעגל.
 ב. רשום בטבלה את ערכי השינוי של אוגר SAR מרגע תחילת ההמרה ועד לסופה עבור אות כניסת מתח $V_{IN} = 1.5V$.
 ג. חשב את זמן ההמרה של הממיר. האם זמן ההמרה הוא קבוע?

מבחן קיץ 2019 מועד א:

1) עבור כל אחד מההיגדים אי-ד' קבע אם הוא נכון או לא נכון.
נמק את קביעותיך בחישוב או בהסבר מילולי קצר, כאשר ההיגד אינו נכון,
תקן אותו בהתאם.

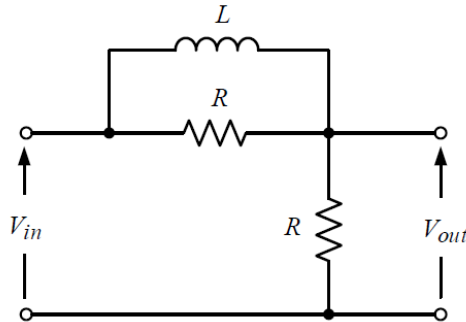
א. בשיטת המשלים ל-2 המספר 11111110 הוא (-2).

ב. במעגל באיור א לשאלה 1, זמן השהייה של שער ה-NOT הוא t_p , אם נספק
במבוא פולס ברוחב T במוצא נקבל פולס ברוחב t_p עם עליית הפולס במבוא.



איור א' לשאלה 1

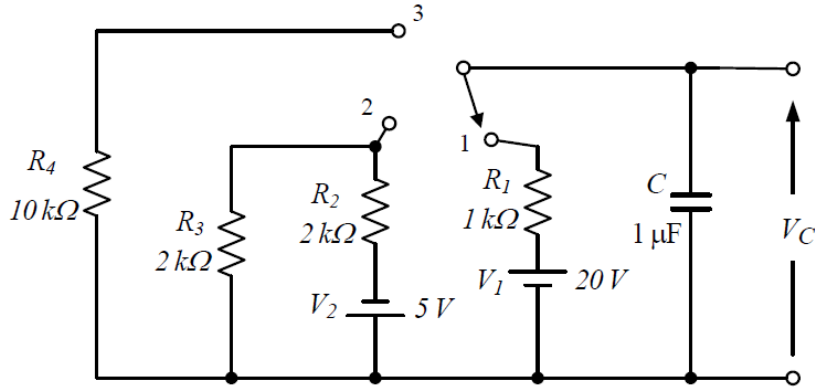
ג. באיור ב לשאלה 1 מתואר מעגל.
לאחר זמן רב מאוד מתח המוצא שווה למחצית ממתח הכניסה.



איור ב' לשאלה 1

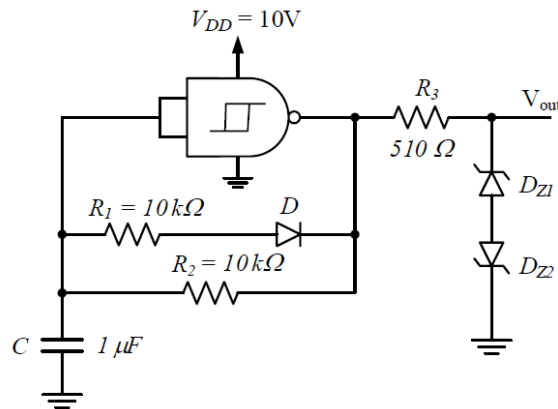
ד. מבואות ישירים לדלגלג (CLR, PRST) הם רגליים סינכרוניות.
כלומר, הם מאפשרים רק כאשר השעון המחובר לדלגלג מאופשר.

- (2) במעגל באיור לשאלה 2, נתון כי בזמן $t = 0$ הקבל היה פרוק והעבירו את המפסק למצב 1 למשך של 2msec . לאחר זמן זה העבירו את המפסק למצב 2 עד שמתח הקבל הגיע ל- 10V , ברגע זה העבירו את המפסק למצב 3 עד להתפרקות מלאה של הקבל.



- חשב את מתח הקבל בזמן העברת המפסק למצב 2.
- חשב את הזמן שהמפסק היה במצב 2.
- חשב את מתח הקבל ושרטט אותו מזמן $t = 0$ ועד להתייצבות מלאה של מתח הקבל. ציין בשרטוטך את כל הערכים בנקודות המעבר.

- (3) במעגל שבאיור לשאלה 3, הדיודה D אידיאלית, דיודות D_{Z1} , D_{Z2} הן בעלות מתח אחורי של 5.4V ומתח פריצה קדמי של 0.6V . השער הלוגי הוא מסוג שמיט לוגי בעל מתחי הסף: $V_T(+)=4\text{V}$, $V_T(-)=2\text{V}$.



- שרטט אופיין מעבר $V_{out} = f(V_C)$.
- שרטט במצב המתמיד שני מחזורים של מתח הקבל ומתחתיו מתח המוצא V_{out} .
- חשב את תדר אות המוצא V_{out} וגורם המחזור (Duty Cycle).
- הסבר את תפקידו של הנגד R_3 .

(4) לרשותך מרבבים $4 \rightarrow 1$.

א. שרטט מימוש מרבב $16 \rightarrow 1$ בעזרת מרבבים של $4 \rightarrow 1$.

ב. נתונה הפונקציה הבאה: $f(A, B, C) = \overline{ABC} + \overline{\overline{A}C} + \overline{\overline{A}B} + \overline{BC}$

פשט את הפונקציה, שרטט טבלת אמת וממש אותה בעזרת מרבב $4 \rightarrow 1$.

(5) נדרש לתכנן מונה המתואר באיור.

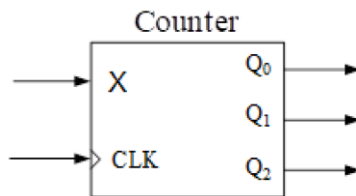
המונה יספור באופן מחזורי מאפס עד חמש (כולל).

למונה רגל בקרה X כאשר היא ב-"1" המונה סופר בכל עליית שעון בכניסה

CLK כלפי מעלה וכאשר רגל X ב-"0" המונה סופר בכל עליית שעון בכניסה

CLK כלפי מטה.

בכל שאר מצבי המונה – המונה יחזור למצב ראשוני 0.

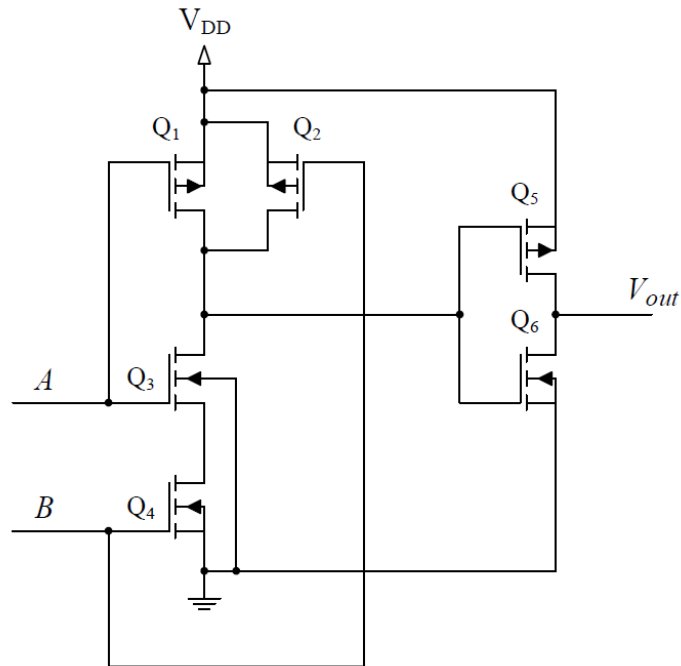


א. שרטט את דיאגרמת המצבים של המערכת (דיאגרמת בועות) לפי MOORE.

ב. רשום את טבלת המצבים והמעברים של המערכת בעזרת דלגלים מסוג D-FF.

ג. רשום את הפונקציות עבור כל המבואות D של הדלגלים במערכת.

6) באיור לשאלה 6, נתון מעגל חשמלי של שער לוגי ממשפחת CMOS. נתון $V_{DS,ON} = 0V$.



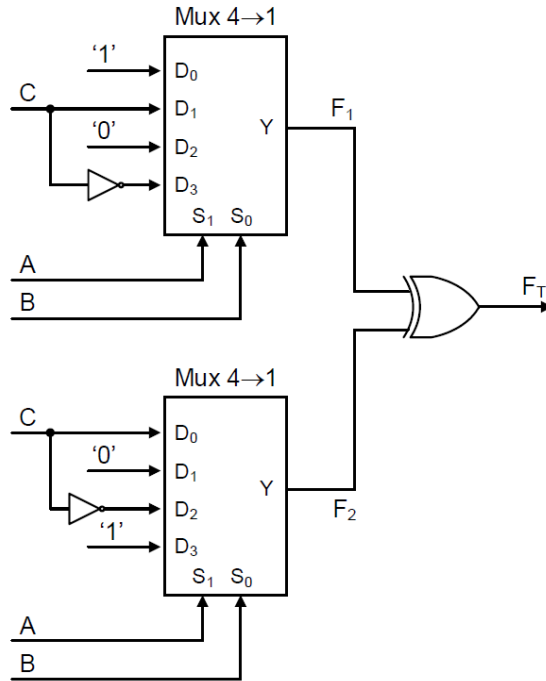
א. העתק למחברתך את הטבלה הבאה והוסף לכל טרנזיסטור את מצבו ON/OFF ואת מצבו הלוגי של המוצא: "1" או "0".

A	B	Q1	Q2	Q3	Q4	Q5	Q6	VOUT

ב. רשום את שם השער המתקבל ואת פונקציית המוצא שלו.

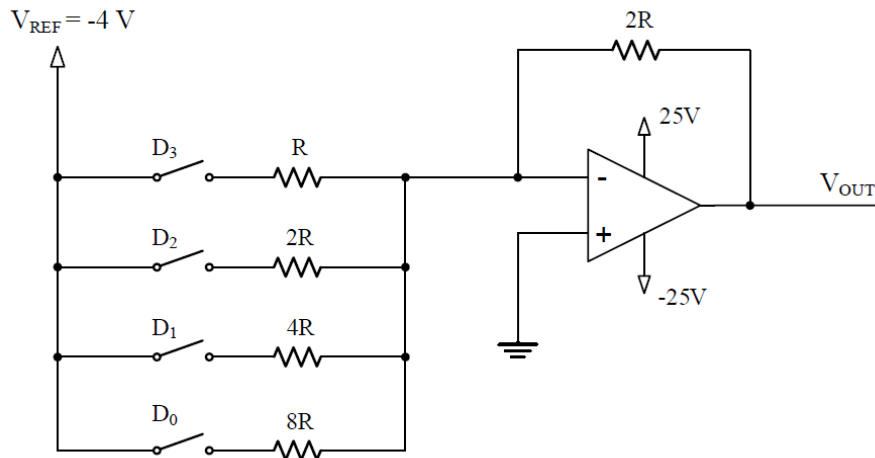
ג. על סמך המעגל הנתון צור שער חדש שהוא היפוכו של השער שרשמת בסעיף ב'.

7) באיור לשאלה 7 נתון מעגל לוגי כניסות המעגל הן ABC (A-MSB), יציאות המעגל הן: F_T , F_2 , F_1 .



- א. רשום טבלת אמת מלאה למערכת.
- ב. ממש בעזרת שערי NOR בלבד את הפונקציה F_1 .
- ג. פשט את הפונקציה F_T וממש אותה במינימום שערים לוגיים.

8) באיור לשאלה 8 נתון מעגל חשמלי הממיר אות ספרתי לאות אנאלוגי. מגבר השרת אידאלי.



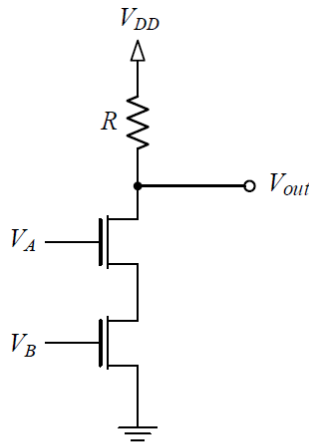
- א. הסבר מהי סיבית ה-MSB וסיבית ה-LSB. כמה דרגות של מתח אנאלוגי נוכל לקבל במוצא?
- ב. חשב את כושר ההבחנה של הממיר - התייחס למתח V_{out} .
- ג. מה יהיה מתח המוצא עבור הכניסה 1101 במצב המפסקים?
- ד. עבור איזה כניסה ספרתית נקבל מתח מוצא השווה ל-12V?
- ה. שנה נגד אחד במעגל כדי להקטין את כושר ההבחנה (רזולוציה) פי שניים. האם זה משפר את הממיר? נמק.

מבחן אביב 2019 מועד ב:

1) עבור כל אחד מההיגדים אי-ד' קבע אם הוא נכון או לא נכון.
נמק את קביעותיך בחישוב או בהסבר מילולי קצר, כאשר ההיגד אינו נכון תקן אותו בהתאם.

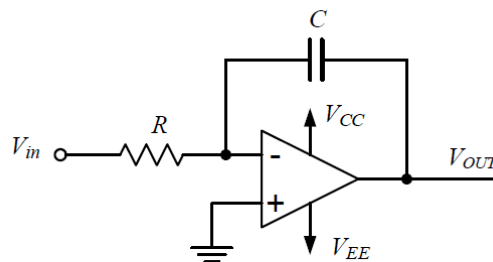
א. האם המשוואה הבאה מתקיימת: $(80)_{10} + (11110)_2 = (110)_{16}$?

ב. במעגל באיור א לשאלה 1, ממומש שער לוגי מסוג NAND.



איור א' לשאלה 1

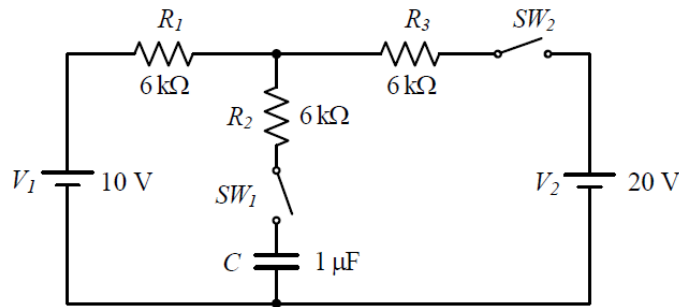
ג. באיור ב לשאלה 1 מתואר מעגל גוזר, אם נכניס בכניסה אות משולש נקבל במוצא אות ריבועי.



איור ב' לשאלה 1

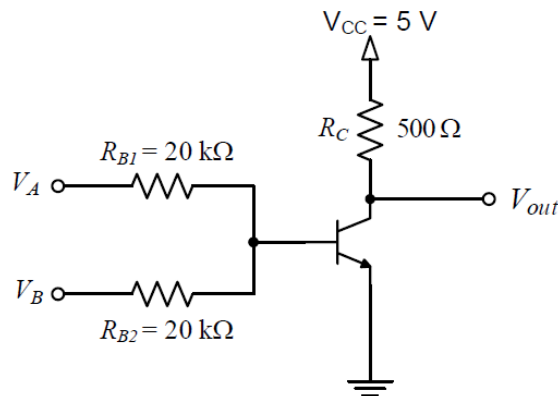
ד. במונה סינכרוני בעל n דלגלים זמן ההשהיה הכללי הוא זמן ההשהיה של הדלגל המהיר ביותר.

- 2 נתון המעגל באיור לשאלה 2, נתון כי בזמן $t = 0$ הקבל היה פרוק. כמו כן בזמן $t = 0$ נסגר מפסק SW1 ולאחר 24msec נסגר מפסק SW2 גם הוא.



- א. חשב את המתח ואת זרם הקבל ברגע סגירת המפסק SW2.
 ב. חשב ושרטט את מתח הקבל מזמן $t = 0$ ועד להתייצבות מלאה של מתח הקבל. ציין בשרטוטך את כל הערכים בנקודות המעבר.
 ג. חשב את הזמן מרגע $t = 0$ בו מתח הקבל מגיע ל-8v.

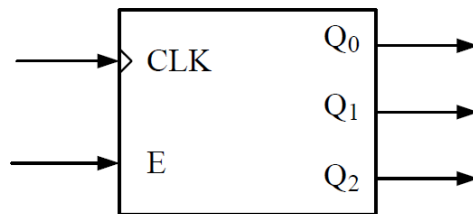
- 3 נתון המעגל שבאיור לשאלה 3 נתוני הטרנזיסטור $V_{BE} = 0.7V$, $\beta = 100$, $V_{CE,sat} = 0.2V$.



- א. הוכח שהטרנזיסטור ברוויה עבור $V_A = "1" = 5V$, $V_B = "0" = 0V$.
 ב. איזה שער לוגי מתקבל מהמעגל? (פרט חישובים לפי טבלת אמת).
 ג. חשב את ערכו המינימלי של V_{in} המאפשר פעולה תקינה של המעגל (הטרנזיסטור יישאר ברוויה).
 ד. אם העומס של השער הלוגי היה רכיב אשראי איזה שינוי היית עורך במעגל? הסבר.

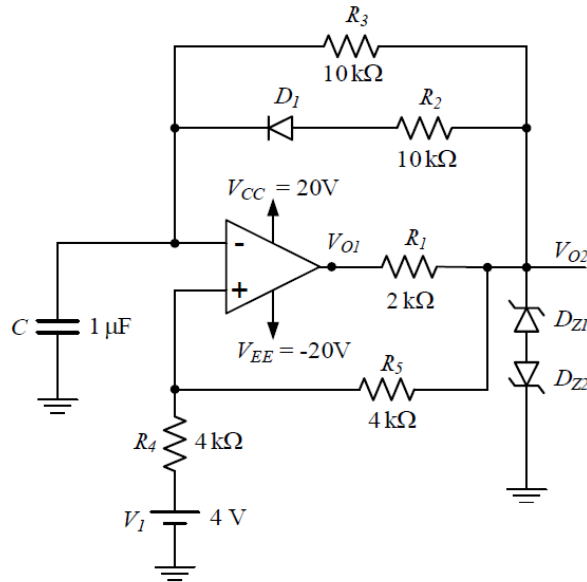
- 4) נתונה מערכת צירופית בעלת ארבע כניסות המייצגות מספר A ושתי יציאות המייצגות מספר Y. המוצא Y מציין את מספר האחדות בעשרוני של הכניסות בטווח 0-11 (כולל 0 ו-11). שאר מצבי המוצאים יהיו במצב DON'T CARE. לדוגמא עבור הכניסה 1010 המוצא יהיה 10 (שתי אחדות). עבור הכניסה 1100 המוצא יהיה don't care. עבור הכניסה 0000 המוצא יהיה 00 (0 אחדות). א. מלא טבלת אמת למערכת. ב. פשט את הפונקציה Y_1 וממש אותה עם מספר מזערי של שערים לוגיים. ג. לרשותך 2 מרבבים $1 \rightarrow 8$ ו-2 שערי NOT בלבד. ממש את פונקציות המוצא Y_1, Y_0 .

- 5) נדרש לתכנן מונה המתואר באיור, המונה יספור באופן מחזורי מאפס עד שבע (כולל). למונה רגל אפסור E כאשר היא ב-"1" המונה סופר בכל עליית שעון בכניסה CLK וכאשר רגל E ב-"0" המונה עוצר על ערכו העכשווי.



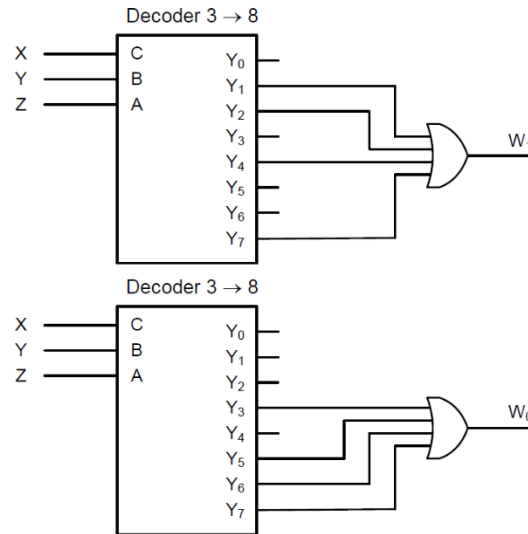
- א. שרטט את דיאגרמת המצבים של המערכת (דיאגרמת בועות) לפי MOORE.
 ב. רשום את טבלת המצבים והמעברים של המערכת בעזרת דלגלים מסוג D-FF.
 ג. רשום את הפונקציות עבור כל המבואות D של הדלגלים שבמערכת.

- 6) באיור לשאלה 6, נתון מתנד לגל ריבועי הממומש ע"י מגבר שרת אידאלי. הקבל פרוק. נתוני הרכיבים במעגל: הדיודה D_1 אידאלית, דיודות הזנר (D_{Z1} , D_{Z2}) זהות ובעלות מתח פריצה אחורי $V_Z = 9.3V$ ומתח פריצה קדמי של $V_D = 0.7V$.



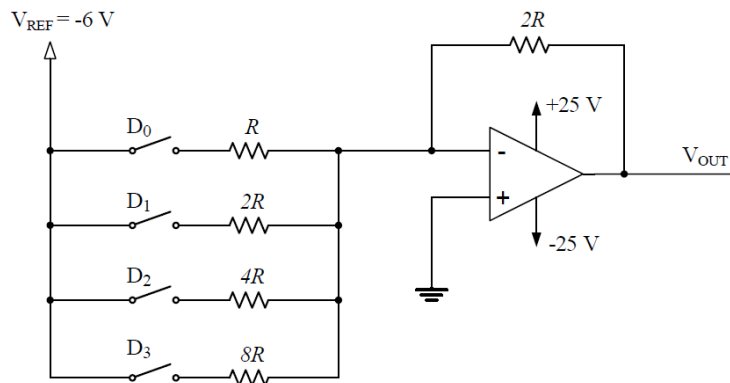
- שרטט אופיין מעבר $V_{O2} = f(V_C)$.
- שרטט את המתח V_{O2} ואת המתח V_C עבור שני מחזורים של V_{O2} במצב המתמיד כולל ערכי מתח וזמן.
- חשב תדר וגורם מחזור (Duty Cycle) עבור אות המוצא V_{O2} .
- הסבר את תפקידו של נגד R_1 במעגל.

- 7) באיור לשאלה 7 נתון מעגל לוגי: כניסות המעגל הן XYZ (X-MSB). יציאות המעגל הן W_0 , W_1 . למפענח מוצאים פעילים בגבוה.



- א. רשום טבלת אמת מלאה למערכת.
 ב. רשום במינימום ליטרלים את פונקציות המוצא W_0 , W_1 .
 ג. ממש את הפונקציות בעזרת 2 מרובבים של $1 \rightarrow 4$ ושערי NOT בלבד.

- 8) באיור לשאלה 8 נתון מעגל חשמלי הממיר אות ספרתי לאות אנאלוגי. מגבר השרת אידאלי.

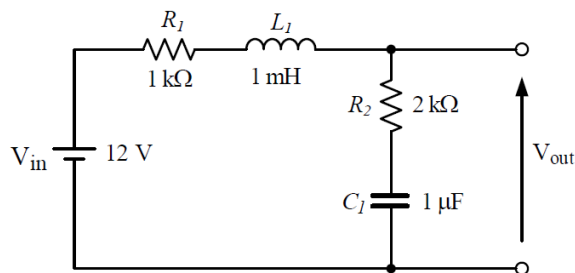


- א. הסבר מהי סיבית ה-MSB וסיבית ה-LSB, כמה דרגות של מתח אנאלוגי נוכל לקבל במוצא?
 ב. חשב את כושר ההבחנה של הממיר – התייחס למתח V_{out} .
 ג. מה יהיה מתח המוצא עבור הכניסה 1101 במצב המפסקים.
 ד. עבור איזה כניסה ספרתית נקבל מתח מוצא השווה ל-12V.
 ה. שנה נגד אחד במעגל כדי להקטין את כושר ההבחנה (רזולוציה) פי 2. האם זה משפר את הממיר? נמק.

מבחן אביב 2019 מועד א:

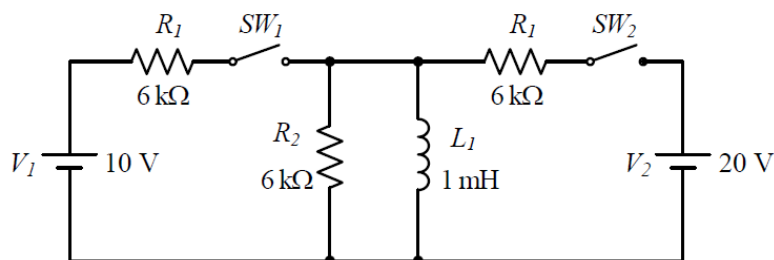
- 1) עבור כל אחד מההיגדים אי-ד' קבע אם הוא נכון/לא נכון. נמק את קביעותיך בחישוב או בהסבר מילולי קצר. כאשר ההיגד אינו נכון, תקן אותו בהתאם.

- א. האם המשוואה הבאה מתקיימת: $(80)_{16} + (1111)_2 = (143)_{10}$?
 ב. במעגל שבאיור, אחרי הרבה מאוד זמן המתח הנמדד במוצא V_{out} הוא 12V.



- ג. זיכרון בגודל 1Mbyte יכול 21 קווי כתובת $(A_0 - A_{20})$.
 ד. במונה סיכנרוני בעל n דלגלגים, זמן ההשהיה הכללי הוא סכום זמני ההשהיה של כלל הדלגלגים.

- 2) נתון המעגל באיור לשאלה 2, נתון כי בזמן $t = 0$ הסליל היה פרוק, כמו כן בזמן $t = 0$ נסגר מפסק SW1, ולאחר $1\mu\text{sec}$ נסגר מפסק SW2 גם הוא.

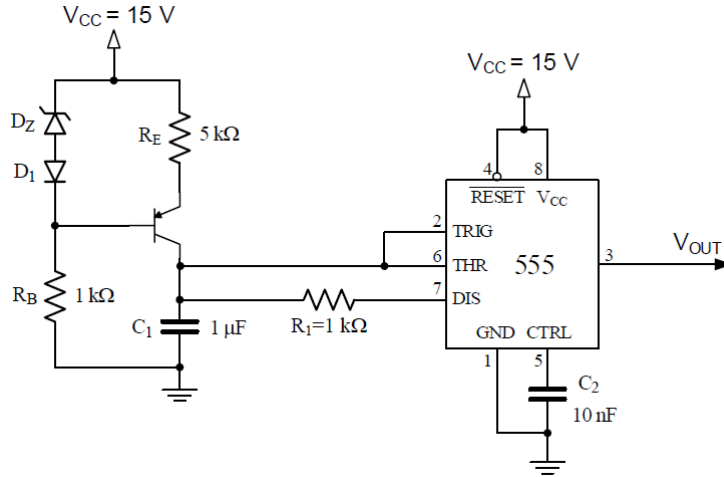


- א. חשב את מתח וזרם הסליל ברגע סגירת המפסק SW2.
 ב. חשב ושרטט את מתח הסליל מזמן $t = 0$ ועד להתייצבות מלאה של מתח הסליל. ציין בשרטוטך את כל הערכים בנקודות המעבר.

3) נתון המעגל שבאיור לשאלה 3.

נתוני הטרנזיסטור $V_{EB} = 0.7V$, גבוהים מאוד, עד כי אפשר להזניח זרם I_B .

כמו כן נתון $V_Z = 5V$, $V_d = 0.7V$.



א. שרטט את צורת הגלים מתח על קבל C_1 , מתח V_{out} כולל ערכי מתח וזמן.

ב. חשב את ה-D.C. (גורם המחזור) בנקודה V_{out} ואת התדר של האות.

ג. הסבר כיצד ניתן לקבל גל ריבועי בגורם מחזור D.C. של 50%.

(ניתן גם לשנות את התדר). לווה בהסברך חישובים.

4) נתונה מערכת צירופית בעלת 4 כניסות המייצגות מספר X, ו-2 יציאות המייצגות מספר Y. טבלת האמת של המערכת:

	X				Y	
	A	B	C	D	Y1	Y0
0	0	0	0	0	0	0
1	0	0	0	1	0	1
2	0	0	1	0	0	0
3	0	0	1	1	0	0
4	0	1	0	0	1	0
5	0	1	0	1	0	0
6	0	1	1	0	0	0
7	0	1	1	1	0	0
8	1	0	0	0	0	0
9	1	0	0	1	1	1
10	1	0	1	0	0	0
11	1	0	1	1	0	0
12	1	1	0	0	0	0
13	1	1	0	1	0	0
14	1	1	1	0	0	0
15	1	1	1	1	0	0

א. הסבר מה מבצעת מערכת הצירופים.

ב. פשט את הפונקציות Y_1 , Y_0 וממש אותן עם מספר מזערי של שערים לוגיים.

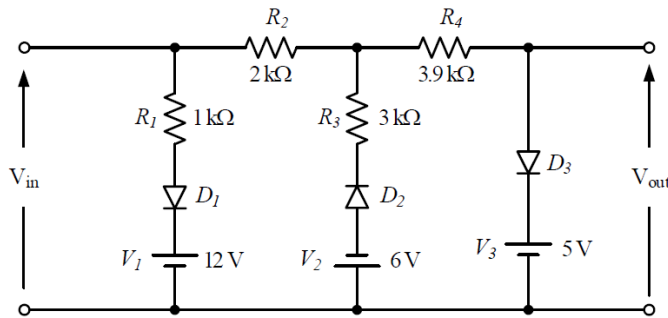
ג. לרשותך 2 מרבבים $1 \rightarrow 8$, ו-2 שערי NOT בלבד. ממש את פונקציות המוצא Y_1 , Y_0 .

5) נדרש לתכנן מערכת לזיהוי סדרה סינכרונית המזהה את הסדרות "11" או "00".
למערכת כניסות סיביות X, אות שעון CLK ומוצא Y שעולה ל- "1" רק אם התגלו הסדרות הנ"ל. לדוגמא:

X כניסה	1	0	1	0	0	0	1	1	1	1	0	1	0
Y מוצא	0	0	0	0	1	0	0	1	0	1	0	0	0

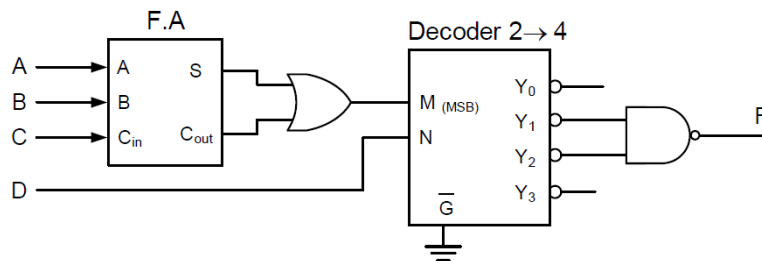
- שרטט את דיאגרמת המצבים של המערכת (דיאגרמת בועות) לפי MOORE.
- רשום את טבלת המצבים והמעברים של המערכת בעזרת דלגלים מסוג D-FF.
- רשום את הפונקציות עבור כל המבואות D של הדלגלים שבמערכת.

6) נתון מעגל קטימה באיור לשאלה 6, הדיודות אידאליות.



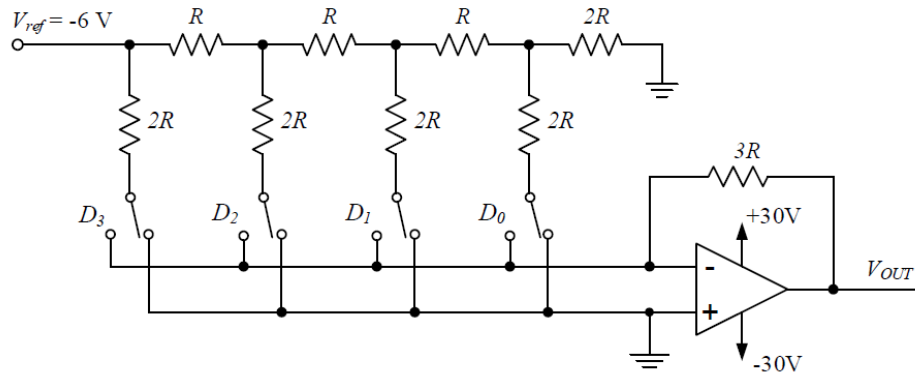
- שרטט אופייין מעבר $V_{out} = f(V_{in})$ עבור $-20V < V_{in} < 20V$.
- שרטט את מתח V_{out} עבור גל משולש בכניסה בתדר 1Hz ובאמפליטודה של $40V_{PTP}$.

7) באיור לשאלה 7 נתון מעגל לוגי המכיל מסכם מלא, מפענח $2 \rightarrow 4$ (בעל מוצאים פעילים בנמוך) ושערים לוגיים, כניסות המעגל ABCD כאשר A הוא MSB, יציאת המעגל F.



- רשום טבלת אמת לפונקציה.
- ממש את הפונקציה על ידי מינימום שערי NAND בלבד.
- ממש את הפונקציה על ידי מפענח $4 \rightarrow 16$ ושער NAND בעל מספר כניסות כרצונך.

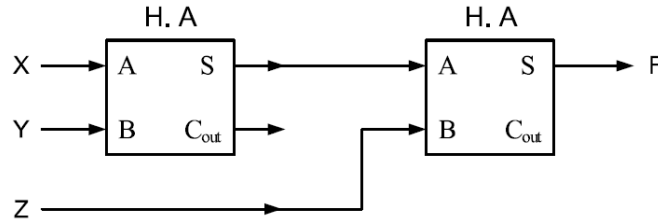
8) באיור לשאלה 8 נתון מעגל חשמלי הממיר אות ספרתי לאות אנלוגי, מגבר השרת אידאלי.



- הסבר מהי סיבית ה-MSB וסיבית ה-LSB, כמה דרגות של מתח אנלוגי נוכל לקבל במוצא?
- חשב את כושר ההבחנה של הממיר - התייחס למתח V_{out} .
- מה יהיה מתח המוצא עבור הכניסה 1010 במצב המפסקים?
- עבור איזה כניסה ספרתית נקבל מתח מוצא השווה ל- $4.5V$?
- חזור על סעיפים ג, ד עבור שינוי מתח V_{REF} ל- $-8V$.

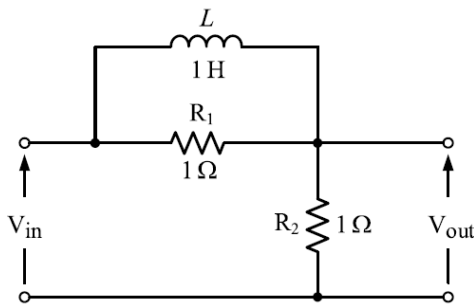
מבחן קיץ 2018 מועד ב:

- 1) עבור כל אחד מההיגדים אי-ד' קבע, אם הוא נכון/לא נכון.
 נמק את קביעותיך בחישוב או בהסבר מילולי קצר.
 כאשר ההיגד אינו נכון, תקן אותו בהתאם.
 א. המעגל באיור א לשאלה 1 מממש שער XOR בעל 3 כניסות (X,Y,Z) ויציאה F:

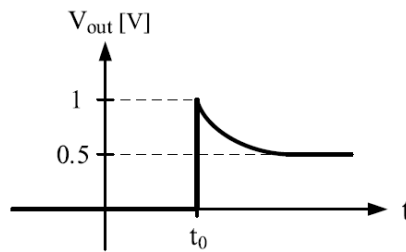


איור א לשאלה 1

- ב. התגובה לכניסת אות מדרגה בגובה יחידה, בזמן t_0 , בכניסה למעגל, באיור ב לשאלה 1, מתוארת באיור ג לשאלה 1.



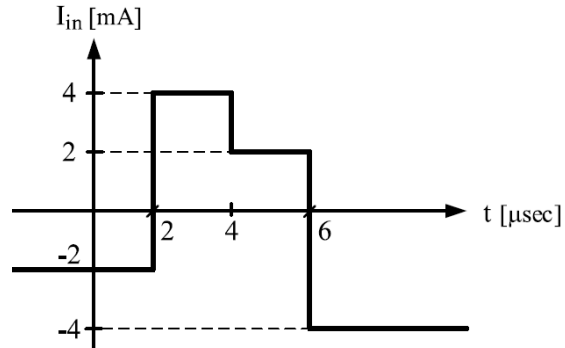
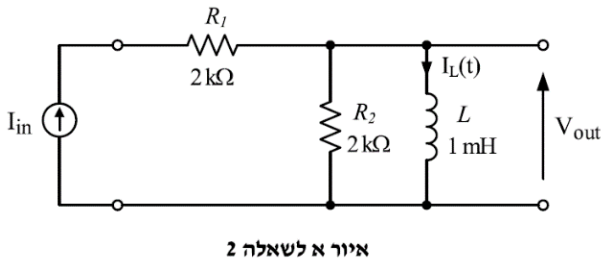
איור ב לשאלה 1



איור ג לשאלה 1

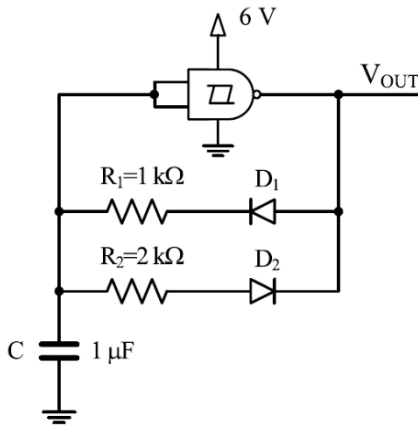
- ג. לממיר $A \rightarrow D$ מסוג קירוב רציף SUCCESSIVE APPROXIMATION זמן ההמרה קבוע ותלוי בתדר השעון ובמספר הסיביות בלבד.
 ד. ניתן לממש שער OR בעל 2 כניסות באמצעות 2 שערי NAND בעלי 2 כניסות.

2) נתון מעגל באיור א לשאלה 2. במבוא סיפקו אות זרם, המתואר באיור ב לשאלה 2.



- א. חשב את הזרם ואת המתח על הסליל ברגע $t = 2 \mu\text{sec}$.
- ב. חשב את הזרם והמתח בסליל מזמן $t = 0$ ועד להתייצבות מלאה של מתח הסליל ושרטט אותו. ציין בשרטוטך את כל הערכים בנקודות המעבר.

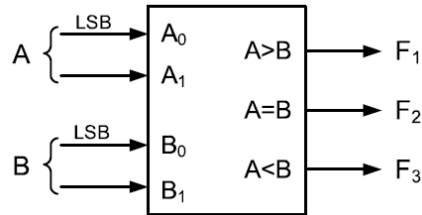
3) נתון מעגל באיור לשאלה 3, הכולל שער NAND בעל מתחי סף של $V_T(+)=4\text{V}$, $V_T(-)=1.5\text{V}$. מתח הזנת השער הוא 6V והדיודות במעגל הן אידאליות.



- א. שרטט אופיין מעבר $V_{\text{OUT}} = f(V_C)$, כאשר V_C מציין את מתח הקבל או את מתח כניסת השער הלוגי.
- ב. שרטט 2 מחזורים של המצב המתמיד של מתח הקבל ושל מתח המוצא. ציין בשרטוטך ערכי מתח וזמן.
- ג. חשב את גורם המחזור D.C. ואת התדר עבור אות המוצא.

4 יש לתכנן משווה בינארי בין 2 זוגות סיביות בכניסה – ראה איור לשאלה 4. למשווה 3 יציאות: $A < B$, $A = B$, $A > B$. לדוגמא:

עבור $A = 10$, $B = 01$ המוצא $A > B$ יעלה ל-1 כי ערכו של A אכן גדול מ-B.
עבור $A = 10$, $B = 10$ המוצא $A = B$ יעלה ל-1 כי ערכו של A אכן שווה ל-B.
עבור $A = 01$, $B = 10$ המוצא $A < B$ יעלה ל-1 כי ערכו של A אכן קטן מ-B.



- א. שרטט טבלת אמת של מערכת הצירופים הנ"ל.
- ב. פשט את הפונקציה $A = B$ וממש אותה עם מספר מזערי של שערים לוגיים.
- ג. לרשותך מרבב $1 \rightarrow 8$ ושער NOT בלבד. ממש את פונקציית המוצא $A > B$.

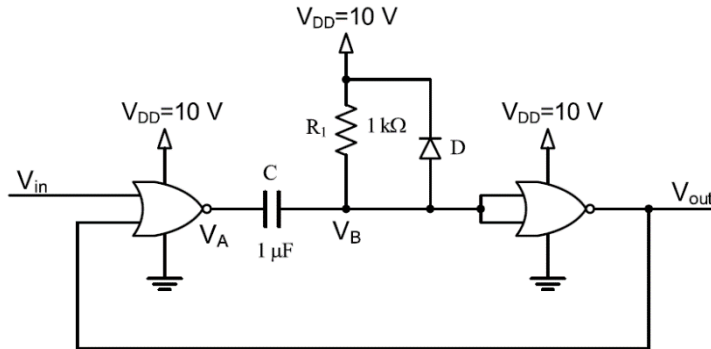
5 נדרש לתכנן מכונת מצבים סינכרונית, בעלת מבוא CLK, כניסה X ומוצא Y. המערכת תהווה מערכת לזיהוי הסדרות 110 או 111. בעת זיהוי אחת הסדרות המוצא יעלה ל-1. המערכת תזוהה גם כן סדרה בתוך סדרה לדוגמא:

X	0	1	1	0	1	1	1	1	0	1	1	1	0	1
Y	0	0	0	1	0	0	1	1	1	0	0	1	1	0

- א. שרטט את דיאגרמת המצבים של המערכת (דיאגרמת בועות).
- ב. רשום את טבלת המצבים והמעברים של המערכת בעזרת דלגלים מסוג D-FF.
- ג. רשום את הפונקציות עבור כל המבואות D של הדלגלים שבמערכת.

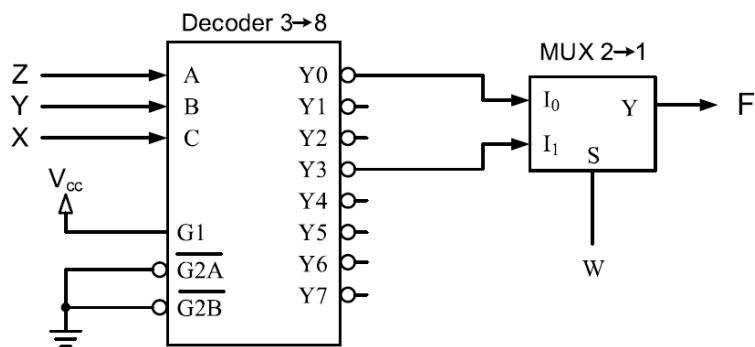
6 נתון מעגל חד יציב באיור לשאלה 6.

מתח פריצת הדיודה הוא $0.7V$ והשערים הם ממשפחת CMOS בעלי מתח סף $V_{TH} = 0.5V_{DD}$.



- מהי הקוטביות של הדרבון שיש לספק במבוא V_{in} כדי לעבור למצב הלא יציב?
- חשב את המתחים בכל הנקודות המסומנות במעגל במצב היציב.
- חשב את המתחים בכל הנקודות במעגל עבור מתן אות דרבון קצר בכניסה V_{in} ועד חזרת המעגל למצב היציב ושרטט אותם.
- חשב את רוחב הפולס במוצא.
- הסבר כיצד יושפע המעגל אם ננתק את הדיודה. האם המעגל יישאר עדיין חד יציב? פרט את תשובתך.

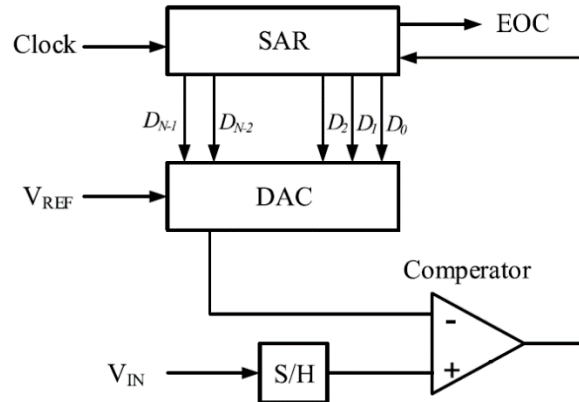
7 באיור לשאלה 7 מתואר מעגל לוגי בעל מפענח $3 \rightarrow 8$ עם מוצאים פעילים בנמוך ומרבב $1 \rightarrow 2$.



- שרטט טבלת אמת של הפונקציה $F(W, X, Y, Z)$.
- פשט את הפונקציה ככל שניתן, וממש אותה ע"י שערי NOR בלבד.

8) באיור לשאלה 8 נתון מבנה עקרוני של ממיר A → D מסוג קירוב רציף .SUCCESSIVE APPROXIMATION.

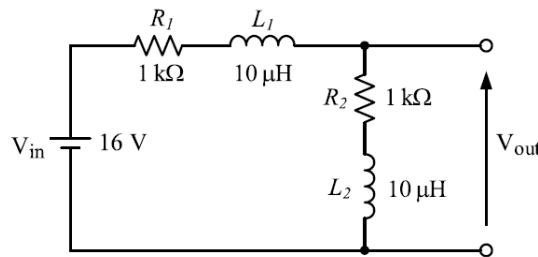
נתון כי מתח הייחוס של הממיר הוא $V_{REF} = 5.1V$, תדר אות השעון הוא $f_{CLK} = 1MHz$ ומספר סיביות המוצא הוא 8 (D_7 עד D_0).



- א. הסבר את עקרון פעולת המעגל.
- ב. רשום בטבלה את ערכי השינוי של אוגר SAR מרגע תחילת ההמרה ועד לסופה עבור אות כניסת מתח $V_{IN} = 3V$.
- ג. חשב את זמן ההמרה של הממיר.

מבחן קיץ 2018 מועד א:

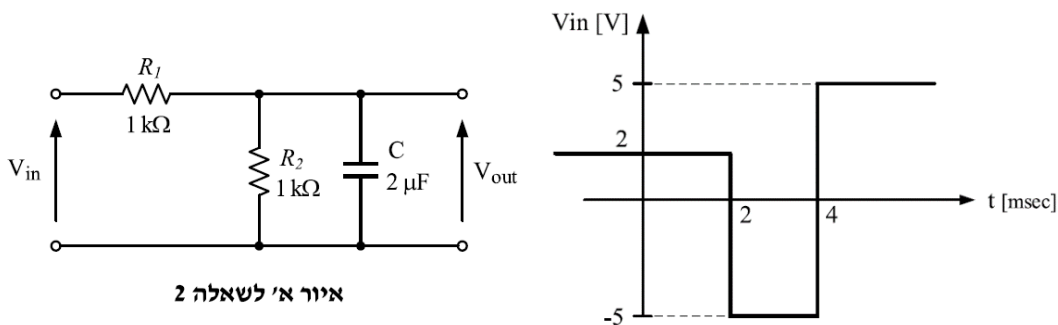
- (1) עבור כל אחד מההיגדים אי-ד' קבע אם הוא נכון / לא נכון.
 נמק את קביעותיך בחישוב או בהסבר מילולי קצר.
 כאשר ההיגד אינו נכון, תקן אותו בהתאם.
- א. את המספר הבינארי 100110 המרנו לקוד גריי (GRAY) וקיבלנו 110101.
 ב. במעגל באיור אי' לשאלה 1 אחרי הרבה מאוד זמן, המתח הנמדד במוצא V_{out} הוא 8V.



איור אי' לשאלה 1

- ג. זיכרון בגודל 4Kbyte יכיל 11 קווי כתובות $(A_0 - A_{10})$.
 ד. בשער XOR בעל 3 כניסות המוצא תמיד יהיה השלמה למספר אי זוגי של אחדות. לדוגמה, עבור כניסה 011 המוצא יהיה 1, כדי שסך הכל יהיה מספר אי זוגי של אחדות. במקרה של הדוגמא – 3 אחדות.

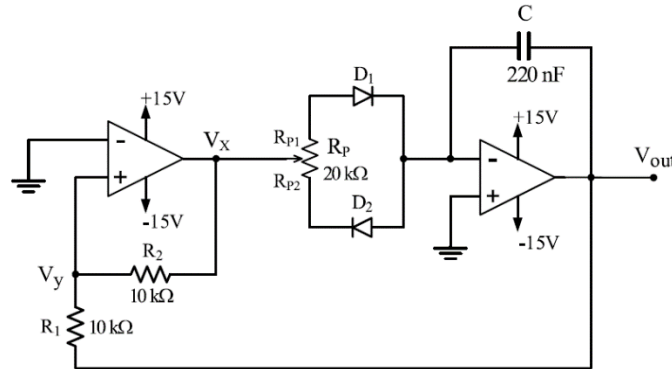
- (2) נתון המעגל באיור אי' לשאלה 2.
 במבוא סיפקו אות מתח, המתואר באיור ב' לשאלה 2.



איור ב' לשאלה 2

- א. חשב את הזרם והמתח על הקבל ברגע $t = 0$.
 ב. חשב את מתח הקבל מזמן $t = 0$ ועד להתייצבות מלאה של מתח הקבל וסרטט אותו. ציין בשרטוטך את כל הערכים בנקודות המעבר ואת זמני החלפת קוטביות מתח הקבל.

3) נתון המעגל שבאיור לשאלה 3, הכולל מגברי שרת אידיאליים ודיודות אידיאליות.



א. שרטט את צורת הגלים בנקודות V_x , V_y , ו- V_{out} , כולל ערכי מתח וזמן, כאשר הפוטנציומטר נמצא באמצע התחום בדיוק.

ב. חשב את ה-D.C. (גורם המחזור) בנקודה V_{out} עבור פוטנציומטר

$$\text{במצב } \frac{R_{P1}}{R_{P2}} = 0.7$$

ג. הסבר כיצד משתנה ה-D.C. (גורם המחזור) והתדר אינו משתנה.

4) יש לתכנן מערכת צירופית, המקבלת במבואותיה מספר בינארי בן 4 סיביות (A,B,C,D), כאשר A הוא MSB, המוצא יקבל 1 רק אם מספר האפסים שווה למספר האחדות בכניסה, לדוגמא:

עבור הכניסה 0101 המוצא עולה ל-1, כי מספר האפסים שווה למספר האחדות.

עבור הכניסה 0111 המוצא יהיה 0, כי מספר האחדות שונה ממספר האפסים.

א. שרטט טבלת אמת של מערכת הצירופים הנ"ל.

ב. פשט את הפונקציה וממש אותה עם מספר מזערי של שערים לוגיים.

ג. לרשותך מרבב $1 \rightarrow 8$ ושער NOT בלבד. ממש את פונקציית המוצא.

5) נדרש לתכנן מכונת מצבים סינכרונית בעלת מבוא CLK ומוצאים Y_0, Y_1, Y_2, Y_3 . המערכת תהווה מונה סינכרוני הסופר במחזוריות הבאה (בייצוג עשרוני):

$$0 \rightarrow 14 \rightarrow 3 \rightarrow 7 \rightarrow 8 \rightarrow 2 \rightarrow 10 \rightarrow 9$$

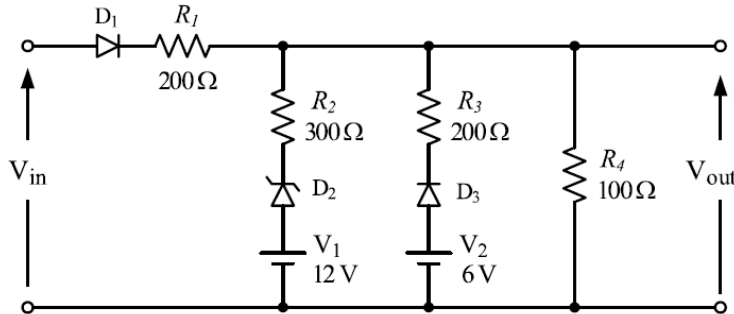
במצב RESET או בכל מצב שלא הוגדר בספירה המחזורית, המונה יחזור למצב 0.

א. שרטט את דיאגרמת המצבים של המערכת (דיאגרמת בועות).

ב. רשום את טבלת המצבים והמעברים של המערכת בעזרת דלגלים מסוג D-FF.

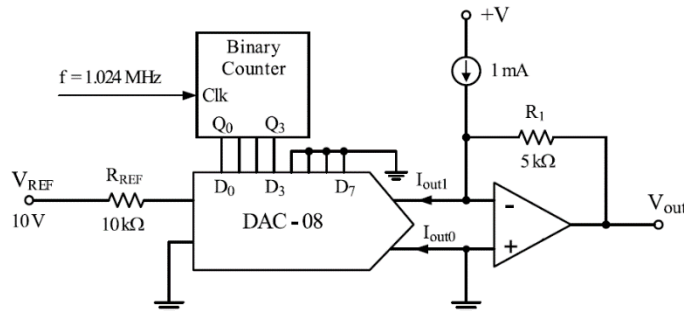
ג. רשום את הפונקציות עבור כל המבואות D של הדלגלים שבמערכת.

- 6 נתון מעגל קטימה באיור לשאלה 6.
הדיודות אידיאליות ומתח הפריצה האחורי של דיודת הזנר הוא 4V.



- א. שרטט אופייין מעבר $V_{out} = f(V_{in})$ עבור $-20V < V_{in} < 20V$.
 ב. שרטט את מתח V_{out} עבור גל משולש בכניסה בתדר 1 Hz ובאמפליטודה של 40 V_{ptp}.
 7 נתונה הפונקציה הלוגית הבאה: $f(A, B, C, D) = \bar{A}BCD + A\bar{B}\bar{C} + ABCD$.
 א. הצג את הפונקציה בסכום של מכפלות קנוניות.
 ב. שרטט טבלת אמת של הפונקציה.
 ג. ממש את הפונקציה ע"י מפענח 4 → 16 ושער NAND בעל מספר כניסות כרצונך.

- 8 באיור לשאלה 8 נתון מעגל חשמלי, הממיר אות ספרתי לאות אנאלוגי.
מגבר השרת אידיאלי. ממיר ה-D/A הוא מסוג DAC08.



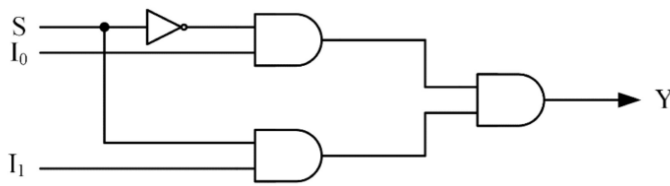
- א. הסבר את עקרון פעולת המעגל וחשב את מתח המוצא המזערי $V_{out}(\min)$.
 ב. חשב את כושר ההבחנה של הממיר - התייחס למתח V_{out} .
 ג. כמה רמות מתחים ניתן לקבל במוצא V_{out} עבור מעגל זה?
 ד. שרטט את מתח המוצא $V_{out} = f(t)$. בשרטוטך רשום את גודל מדרגת מתח המוצא, וחשב את תדר אות המוצא עבור 40 דפקי שעות.
 ה. כתוצאה מתקלה, רגל ה-LSB של המונה (Q_0) באופן קבוע נמצאת ב-"0" בלבד, אך שאר המונה מתפקד כרגיל. שרטט את מתח המוצא כעת. כיצד הוא יושפע מתקלה זו?

מבחן אביב 2018 מועד ב:

1) עבור כל אחד מההיגדים אי-ד' קבע אם הוא נכון/לא נכון. נמק את קביעותיך בחישוב או בהסבר מילולי קצר, כאשר ההיגד אינו נכון, תקן אותו בהתאם.

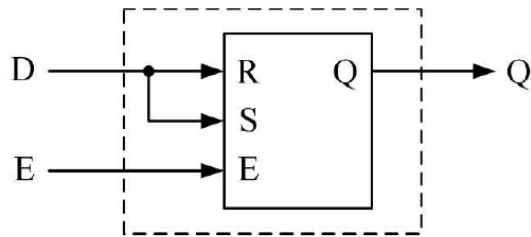
א. רכיב זיכרון בגודל 16 kByte מכיל 16 פסי כתובות.

ב. המעגל באיור א לשאלה 1 מממש מרבב $1 \rightarrow 2$.



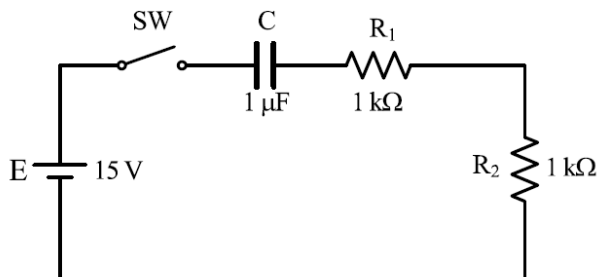
איור א לשאלה 1

ג. באיור ב לשאלה 1 נתון מעגל עם דלגלג SR-FF המממש דלגלג D-FF.



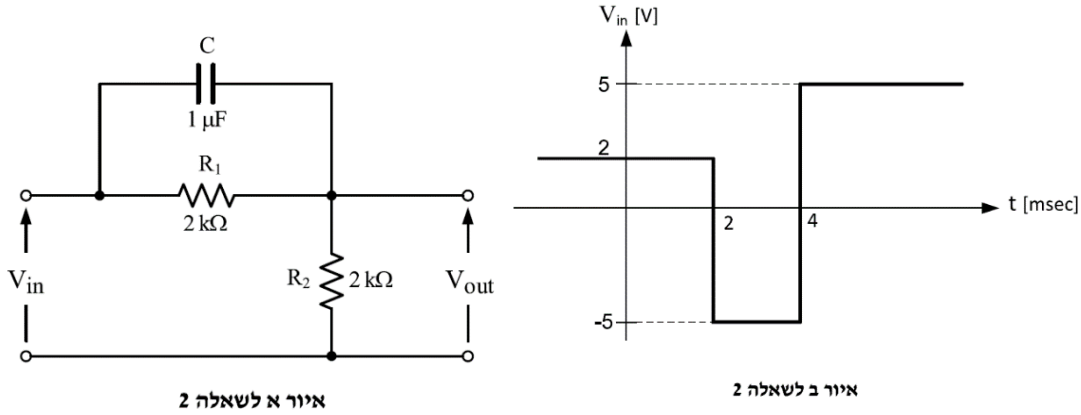
איור ב לשאלה 1

ד. במעגל באיור ג לשאלה 1, לאחר זמן רב מאוד שהמפסק SW סגור המתח הנמדד בנגד R_2 הוא מחצית ממתח המקור.



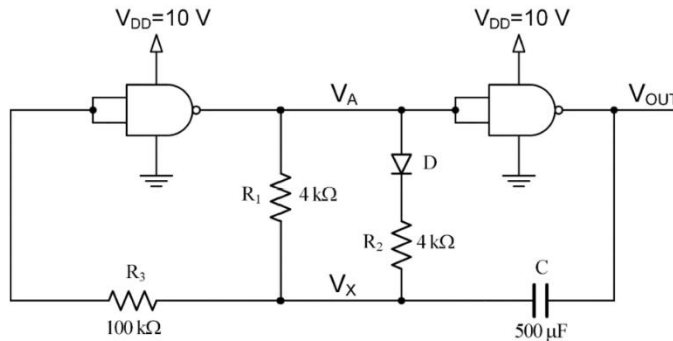
איור ג לשאלה 1

2) נתון המעגל באיור א לשאלה 2, במבוא סיפקו אות מתח המתואר באיור ב לשאלה 2.



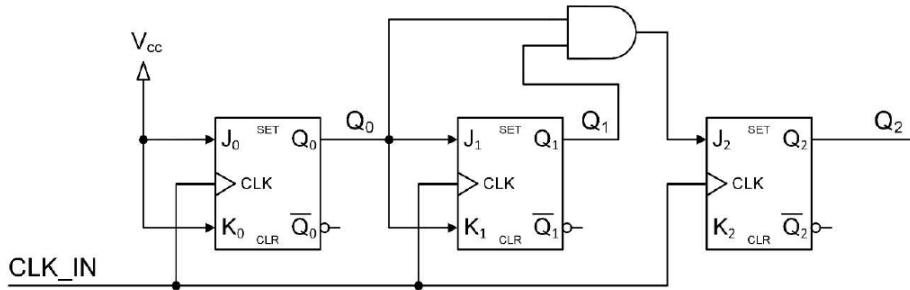
א. חשב את מתח המוצא עבור אות המבוא הנתון, ציין בשרטוטך ערכי המתח וזמן בנקודות השבירה.
 ב. חשב את הזמן בו מתח המוצא מגיע לערך $-4V$.

3) נתון המעגל שבאיור לשאלה 3 בנוי משערי CMOS שמתח הסף של כל שער $V_{TH} = 0.5V_{DD}$. הדיודה במעגל אידיאלית.



א. ציין את ייעודו של המעגל.
 ב. שרטט את המתחים בנקודות V_A , V_{OUT} , V_X עבור 2 מחזורים במצב המתמיד כולל ערכי מתח וזמן.
 ג. חשב את התדר במוצא V_{OUT} . האם הוא זהה לתדר בנקודה V_A ?
 ד. חשב את מחזור הפעולה D.C. במוצא V_{OUT} . האם הוא זהה למחזור הפעולה בנקודה V_A ?

4) נתון המונה הסינכרוני המתואר באיור לשאלה 4, המונה מורכב מדלגלי JK-FF, לכל דלגלגל מבואות ישירים SET, CLR הפעילים בגבוה.



* הערה: במבחן המקורי חסר בסרטוט חיבור של k_2 ל- V_{CC} (ערך של 1 לוגי).

- שרטט טבלת מצבים של המונה וקבע מהו המודולו של המונה.
- שרטט את המוצאים Q_0, Q_1, Q_2 בתלות בזמן עבור עשרה דפקי שעון המגיעים בכניסה CLK_IN .
- תכנן מערכת צירופית שתגרום למונה (כללי) לספור במחזוריות הבאה: $0 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow 4$. שרטט את המימוש עם מספר מזערי של שערים לוגיים.

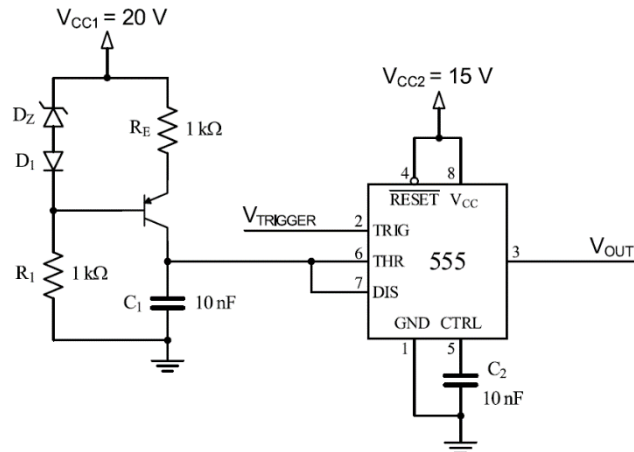
5) נדרש לתכנן מכונת מצבים סינכרונית בעלת מבואות X, CLK ומוצא Y. המערכת תפיק במוצא בכל רגע נתון את סיבית הזוגיות הזוגית (EVEN PARITY). סיבית זוגיות זוגית משלימה למספר זוגי של אחדות לדוגמא:

X	0	1	0	0	1	1	1	0	1
Y	0	1	1	1	0	1	0	0	1

ניתן לראות לפי הדוגמא כי המוצא תמיד משלים למספר זוגי של אחדות עם הסיביות שהגיעו ל-X עד כה.

- שרטט את דיאגרמת המצבים של המערכת (דיאגרמת בועות).
- רשום את טבלת המצבים והמעברים של המערכת בעזרת דלגלגים מסוג SR-FF.
- רשום את הפונקציות עבור כל המבואות S, R של כלל הדלגלגים שבמערכת.
- שרטט מימוש של המערכת כולה, ניתן להיעזר בכל שער לוגי.

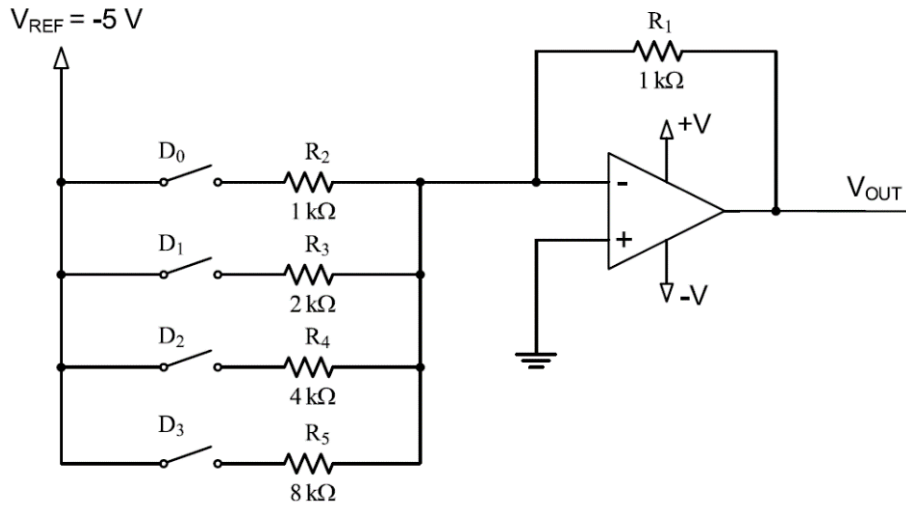
- 6) נתון מעגל באיור לשאלה 6. הדיודה אידיאלית, הטרנזיסטור בעל הנתונים: $V_{EB,sat} = 0.7V$, $\beta = 250$, $V_{EC,sat} = 0.2V$. בתרגיל ניתן להזניח את הזרם I_B כלומר ניתן להניח כי $I_C = I_E$. דיודת הזנר בעלת מתח פריצה אחורי, $V_Z = 5V$. דיודת D היא דיודה בעלת מתח פריצה, $V_D = 0.7V$.



- א. הסבר את ייעודו של המעגל.
 מהי קוטביות הפולס שיש לספק ב- $V_{TRIGGER}$ כדי להפעיל את המעגל?
 ב. חשב את זרם טעינת הקבל C_1 .
 ג. שרטט, כולל ערכי מתח וזמן, את המתח על קבל C_1 ומתח המוצא V_{out} בהתאמה בתלות בזמן עבור אות דרבון בכניסה $V_{TRIGGER}$.

- 7) נתונה הפונקציה הלוגית הבאה: $f(A, B, C, D) = \overline{ABC} + \overline{A\overline{BC}} + ACD$.
 א. הצג את הפונקציה בסכום של מכפלות קנוניות.
 ב. שרטט טבלת אמת של הפונקציה.
 ג. ממש את הפונקציה ע"י מרבב $1 \rightarrow 8$.

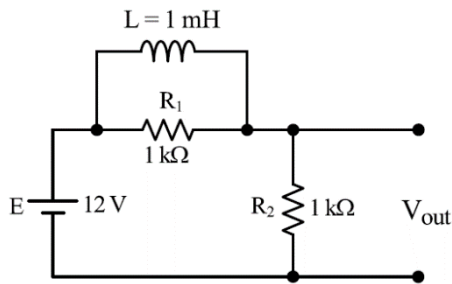
- 8) נתון המעגל באיור לשאלה 8, הסיביות $D_0 - D_3$ מפעילות את המפסקים באופן הבא:
0 - מפסק פתוח. 1 - מפסק סגור.



- א. קבע מהי הסיבית המשמעותית ביותר (MSB) והסיבית הכי פחות משמעותית (LSB) של הממיר.
 ב. חשב את כושר ההבחנה של הממיר.
 ג. מהו המתח המירבי במוצא הממיר?
 ד. מה יהיה מתח המוצא עבור מצב מפסקים 1101?
 ה. נניח והיינו רוצים לשפר את הממיר ולהוסיף לו 2 סיביות נוספות הסבר במה מתבטא השיפור? איך מיישמים בפועל את השיפור על המעגל הקיים?

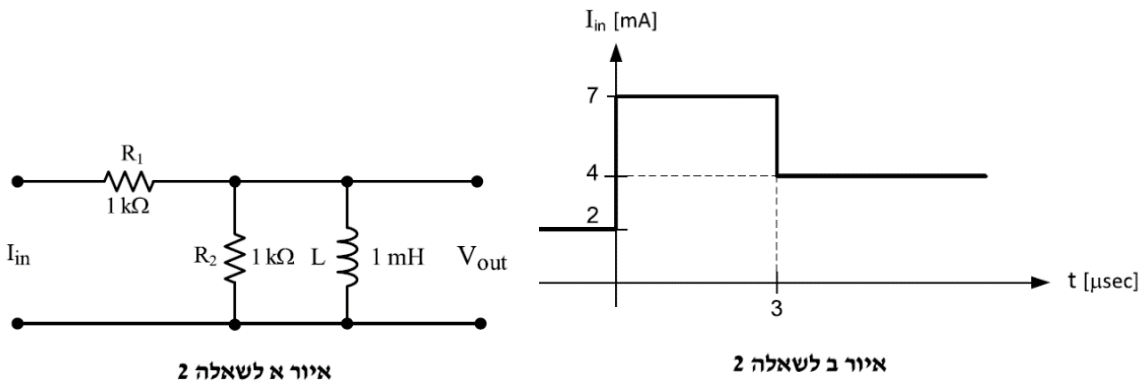
מבחן אביב 2018 מועד א:

- 1) עבור כל אחד מההיגדים אי-ד' קבע אם הוא נכון/לא נכון.
 נמק את קביעותיך בחישוב או בהסבר מילולי קצר, כאשר ההיגד אינו נכון, תקן אותו בהתאם.
 א. הערך העשרוני של המספר הבינארי 10001.11 הוא 17.6666.
 ב. במעגל שבאיור, אחרי הרבה מאוד זמן המתח הנמדד במוצא V_{out} הוא 6V.



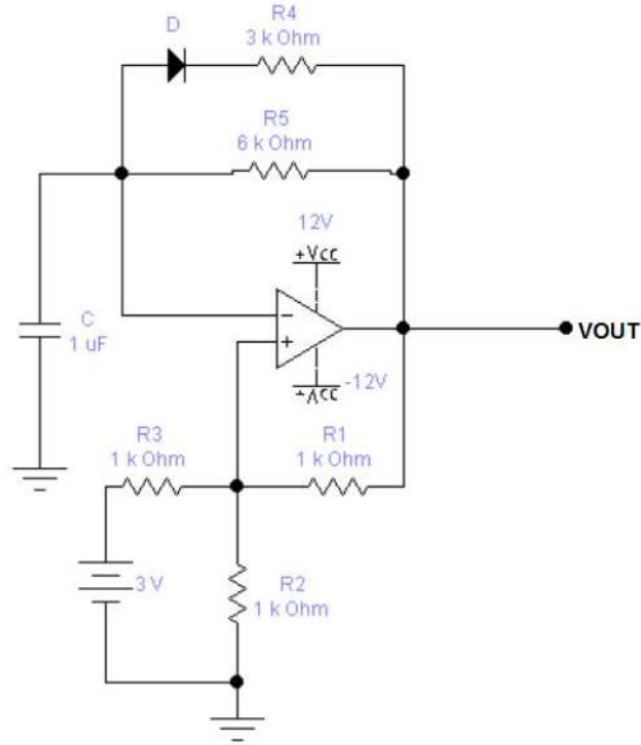
- ג. הבית $(FF)_{16}$ מיוצג בשיטת המשלים ל-1 כאשר נמיר את ערכו בחזרה לעשרוני נקבל 1-.
 ד. בממיר $A \rightarrow D$ בשיטת קירוב רציף (Successive Approximation) זמן ההמרה תלוי בעוצמת מתח הכניסה.

- 2) נתון המעגל באיור א לשאלה 2, במבוא סיפקו אות זרם המתואר באיור ב לשאלה 2.



- א. חשב את הזרם והמתח על הסליל ברגע $t = 0$.
 ב. חשב ושרטט מתח הסליל מזמן $t = 0$ ועד להתייצבות של מתח הסליל. ציין בשרטוטך את כל הערכים בנקודות השבירה.

3 במעגל שבאיור לשאלה 3 נתונים מגבר שרת אידיאלי ודיודה אינדאלית.



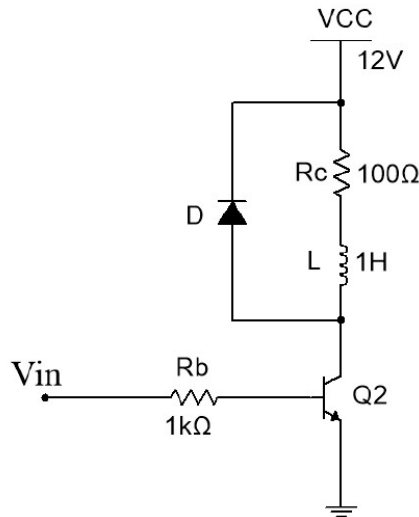
- ציין את ייעודו של המעגל.
- שרטט אופיין מעבר של המשווה $V_{out} = f(V_{in})$.
- חשב ושרטט 2 מחזורים של המתח V_{out} ומתחתיו בהתאמה המתח על קבל C, בציון זמנים ומתחים רלוונטיים.
- חשב גורם מחזור D.C. ותדר באות המוצא V_{out} .

- 4 תכנן מערכת צירופית בעלת 4 כניסות ו-2 יציאות, הכניסות ABCD כאשר A הוא MSB והמוצאים הם S_1, S_0 כאשר S_1 הוא MSB. ארבעת סיביות הכניסה מייצגות מספר בייצוג BCD כלומר 0-9. המוצא יהיה הערך העשרוני (בייצוג בינארי) של השורש השלם של הכניסה. במידה ולמספר אין שורש שלם המוצאים יהיו 00. לדוגמא: עבור הכניסה 4 (0100) המוצא יהיה 2 כלומר (10). עבור הכניסה 8 (1000) המוצא יהיה 0 כלומר (00). הערה: עבור הכניסות 10-15 ניתן להשתמש בצירוף ברירה Don't Care.
- שרטט טבלת אמת של מערכת הצירופים הנ"ל.
 - פשט את הפונקציה ע"י מפת קרנו וממש אותה עם שערים לוגיים.
 - לרשותך 2 מרבבים $1 \rightarrow 8$ ושערי NOT בלבד, ממש את הפונקציות S_1, S_0 .

5) נדרש לתכנן מכונת מצבים סינכרונית, בעלת מבוא CLK ומוצא Y. המערכת תייצר באות המוצא Y אות ריבועי בתדר הקטן פי 9 מאות השעון של המערכת CLK.

- א. שרטט את דיאגרמת המצבים של המערכת (דיאגרמת בועות).
- ב. רשום את טבלת המצבים והמעברים של המערכת בעזרת דלגלים מסוג D-FF.
- ג. רשום את הפונקציות עבור כל המבואות D של כלל הדלגלים שבמערכת.
- ד. שרטט מימוש של המערכת כולה, ניתן להיעזר בכל שער לוגי.

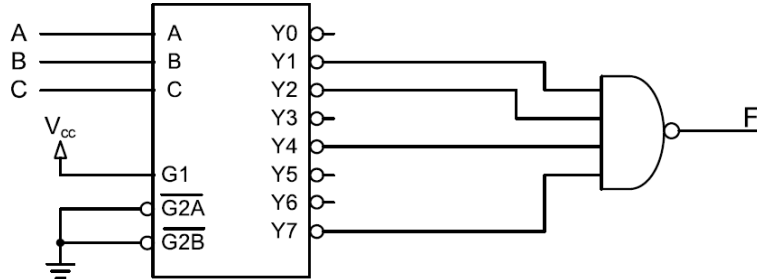
6) נתון מעגל המיתוג באיור לשאלה 6, הדיודה אידאלית, הטרנזיסטור בעל הנתונים: $V_{BE,sat} = 0.7V$, $\beta = 100$, $V_{CE,sat} = 0.2V$. הסליל במעגל ממתג ממסר (שלא נראה באיור) זרם התפיסה שלו 70mA וזרם השחרור 40mA.



- א. חשב את המתח V_{in} המזערי כדי להכניס את הטרנזיסטור לרוויה.
- ב. מהו משך הזמן המינימלי של פולס בכניסה V_{in} בעוצמה של 5V אותו יש לספק כדי להבטיח תפיסת הממסר?
- ג. מהו משך הזמן המינימלי לשחרור הממסר מרוויה עמוקה של הטרנזיסטור במשך זמן רב? (כלומר 5V במתח V_{in} לזמן ארוך מאוד), הסבר כיצד משחררים את הממסר וחשב את הזמן המינימלי.
- ד. הסבר את תפקיד הדיודה D במעגל.

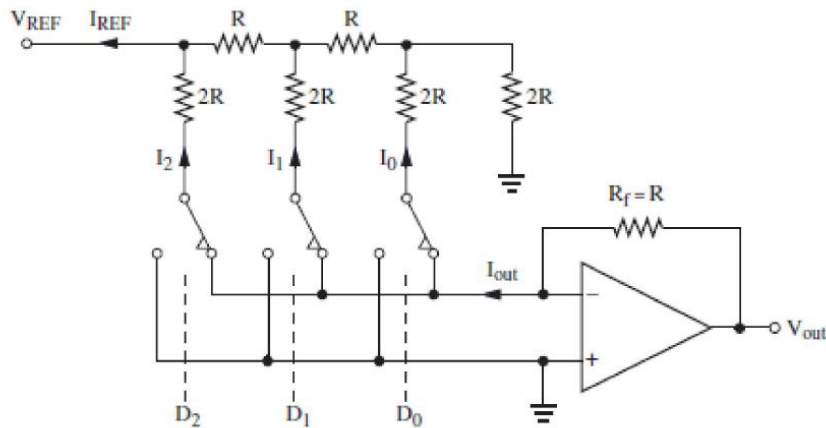
7) ענה על הסעיפים הבאים :

א. נתונה המערכת באיור המורכבת ממפענח $3 \rightarrow 8$ אשר מוצאיו פעילים
בנמוך, ושער NAND בעל 4 כניסות. כניסות המערכת הם CBA (C-MSB)
ויציאת המערכת F.



- i. רשום את טבלת האמת של המערכת.
 - ii. איזה שער לוגי בעל 3 כניסות יכול לבצע את פעולת המערכת? הוכח.
- ב. יש לתכנן מסכם מלא ע"י מספר מזערי של מסכמים למחצה ומספר
מזערי של שערים לוגיים.

8) באיור לשאלה 8 נתון מעגל חשמלי הממיר אות ספרתי (D_2, D_1, D_0) לאות
אנאלוגי V_{out} . מגבר השרת אידיאלי ונתונים: $R = 20k\Omega$, $V_{REF} = -6V$.



- א. הסבר את אופן פעולת הממיר והסבר מי היא הסיבית המשמעותית ביותר בממיר MSB.
- ב. חשב את ערכו של הזרם I_{REF} שבשרטוט.
- ג. חשב את ערכי הזרמים I_0, I_1, I_2 כפי שמופיעים בשרטוט.
- ד. חשב את מתח המוצא עבור הכניסה הבינארית 100.
- ה. הסבר מה נדרש לשנות אם נרצה לשפר את כושר הבחנת הממיר פי 2.